

EMC 설계 • 대책사례

(개인용 조합자극 조절기)



한 국 전 파 진 흥 협 회
E M C 기 술 지 원 센 터

1. 제품사진



그림 1. 제품 전체면

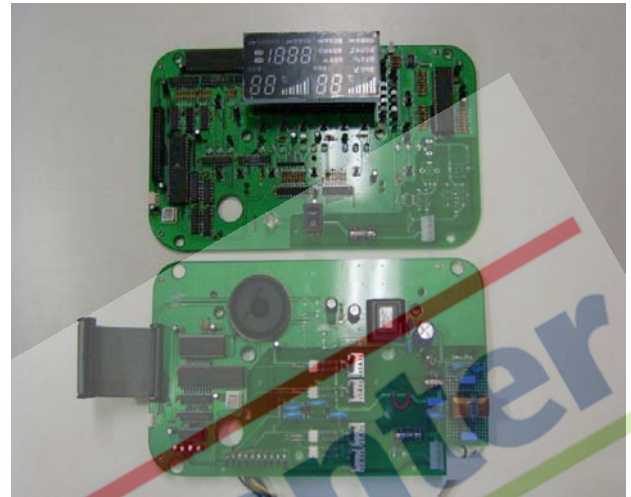


그림 2. 제품의 내부사진

2. 제품의 기술적 사양

2. 1. 기능 설명

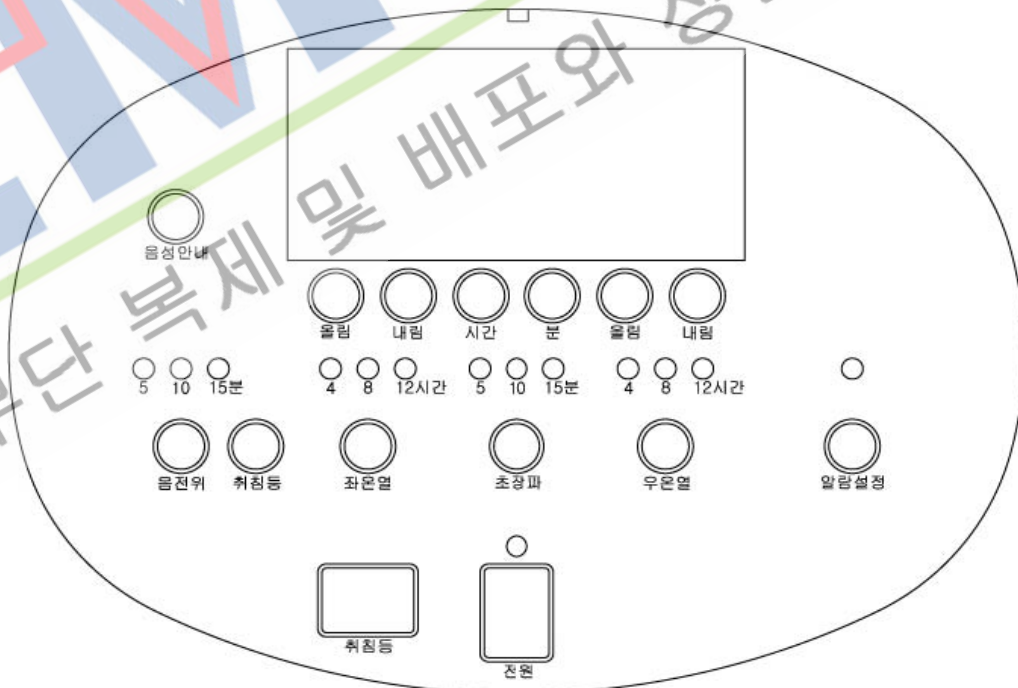


그림 3. 제품전면 구성도

- 전원스위치 - 제품의 전원 공급을 위한 스위치의 역할을 한다
- 취침등 S/W - 취침시 점멸을 위한 스위치 기능으로 설정 및 해제의 역할을 한다
- 음 전위 - 음이온의 생성을 위한 전위 스위치로서 기능 및 시간 선택
- 좌(우) 온열 - 좌우 온 열 선택 스위치로의 기능과 시간선택기능 외 온도의 올림과 내림 선택기능을 한다
- 초 장파 - 초 장파를 생성시킬 수 있는 스위치로의 기능 및 시간 선택
- 음성안내 - 음성안내 스위치로 설정 및 해제
- 시간 설정 - 시간, 분 스위치로 설정
- 알람 설정
 1. 알람 설정 스위치로 설정시작
 2. 시간, 분 스위치로 알람 시간 설정
 3. 알람 설정 스위치로 알람 설정

2. 2. 제품의 블록도

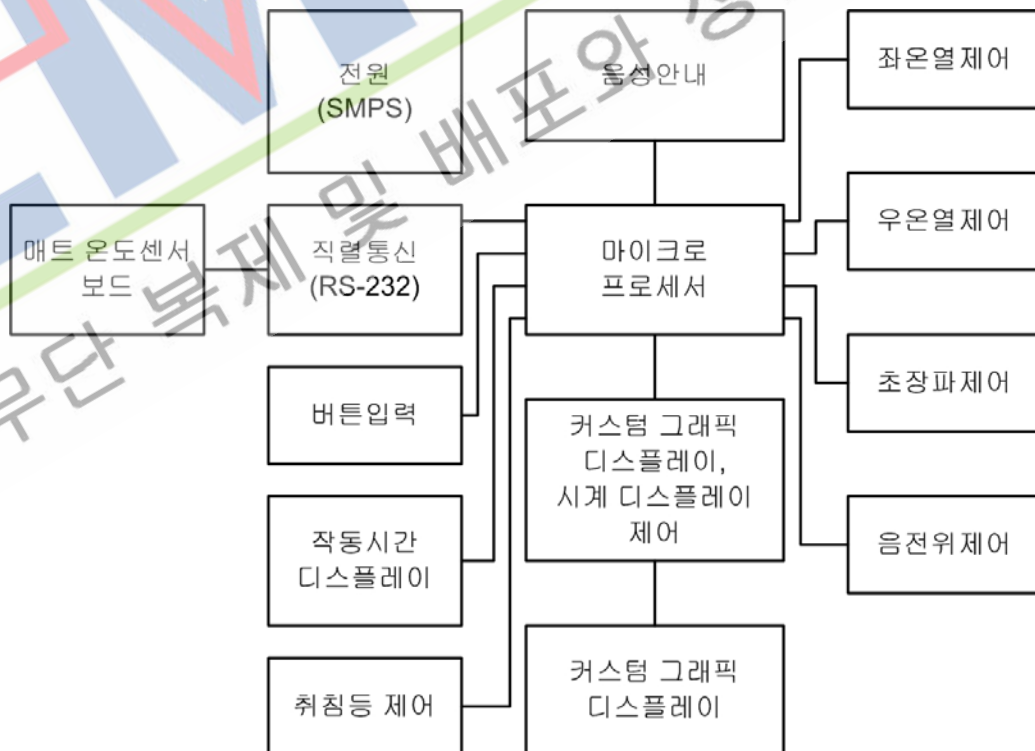


그림 4. 제품의 블록도

3. 전자파 대책 사전검토 및 문제 제기

대책 전 사전에 검토해야 할 사항으로는 본 제품의 경우 방사량을 최소화 하기 위해서 System Clock line을 최소로 짧게 하고, PCB Pattern이 분기가 안 되도록 해야 하며, X-TAL에 Damping 저항을 삽입하여 파형의 Ringing을 억제하고, 안정된 Ground 층으로 Shielding을 좋게 하면 Clock의 emission은 상당히 억제가 된다. 또한 기판의 기준 전위층 (SG)의 고주파 Impedance를 적게 하여 Frame Ground에 대해서 기판 자체가 Common mode로 고주파 진동을 일으켜 방사 안테나가 되는 상태를 사전에 제거하기 위해 나사 등을 사용하여 FG에 완전 결합시켜 고주파적으로 접지 시킨다. 물론 101~103pF 정도의 C로 결합시켜도 되지만 가능하면 SG와 FG를 직접 결합 시킨다. 이 때 한 점만 하는 것은 역효과가 일어날 수도 있으므로 기판의 4점 가능하면 기판의 중앙부분에도 접속 시키는 것이 효과적이다. PCB상에서의 자속 상쇄를 시키는 것도 중요하다. 다시 말해서 모든 전기회로는 신호를 발생시키는 신호원, 신호가 전달되는 부하단, 전달된 전류가 되돌아오는 귀환경로로 구성된 폐 회로를 이루고 있다. 이러한 폐회로는 자속을 발생시키고 Trace간 신호를 결합시켜 누화 현상이나 외부로 복사되는 전자장 장애파의 강도를 증가 시키는 요인이 되기 때문에 이에 대한 대책으로 반대방향의 전류를 흘려 자속을 서로 상쇄 시키는 방법도 강구되어야 한다.

4. 노이즈/ EMC 문제 분석

4.1 초기 전도 노이즈 측정결과

위의 전자파전도 시험조건에 따라 제품 양산 후 최초의 전도 노이즈 측정결과 아래 그림 6과 같이 특정대역(20MHz대 부근)에서 전도량이 주로 분포되어 있고, 가장 높은 레벨은 기준치에 비해 10dB 이상 높은 마진(Margin)값을 나타내고 있다.



그림 5. 전도시험 SET-UP



그림 6. 전자파 전도 노이즈 분포 그래프

4.1.1 원인분석

그림 6의 전도성 노이즈의 분포를 보면 특히 낮은 대역과 높은 대역에서 신호가 높게 나타나고 있다. 이는 PCB Artwork시 디자인 할 때 노이즈와 신호의 특성을 사전에 분석하

지 않은 결과에 기인한 것이라고 판단된다. 특히 PCB Ground가 불안정하고 낮은 대역에서의 신호성분은 CM(Common Mode)노이즈로 전원라인을 가능한 굵게 하고 본체와의 접지를 보다 확실하게 할 필요가 있다. 또한 Clock주의의 라인에 Damping 저항을 추가하여 Ringing현상을 줄임으로써 Impedance의 정합을 최대한 취해 원하는 주파수에 공진이 일어나도록 해야 할 것이다. 이보다 높은 20 MHz대 부근은 CPU에서 SDRAM으로 가는 Main Clock Signal이 전원라인을 통해 나타난 현상이며, 이는 CPU출력단과 Clock 입력단에 필터 회로를 구성하는 등 PCB Artwork 수정을 통하여 제거할 수 있다.

4.2 초기 방사 노이즈 측정결과

전자파 방사신호의 레벨은 아래의 그림 7에서 보는 바와 같이 (200~400MHz대역)에 걸쳐 주로 높게 나타나고 있으며, 이 값은 기준치에 비해 약 10~20dB를 초과하는 값을 갖고 있다.

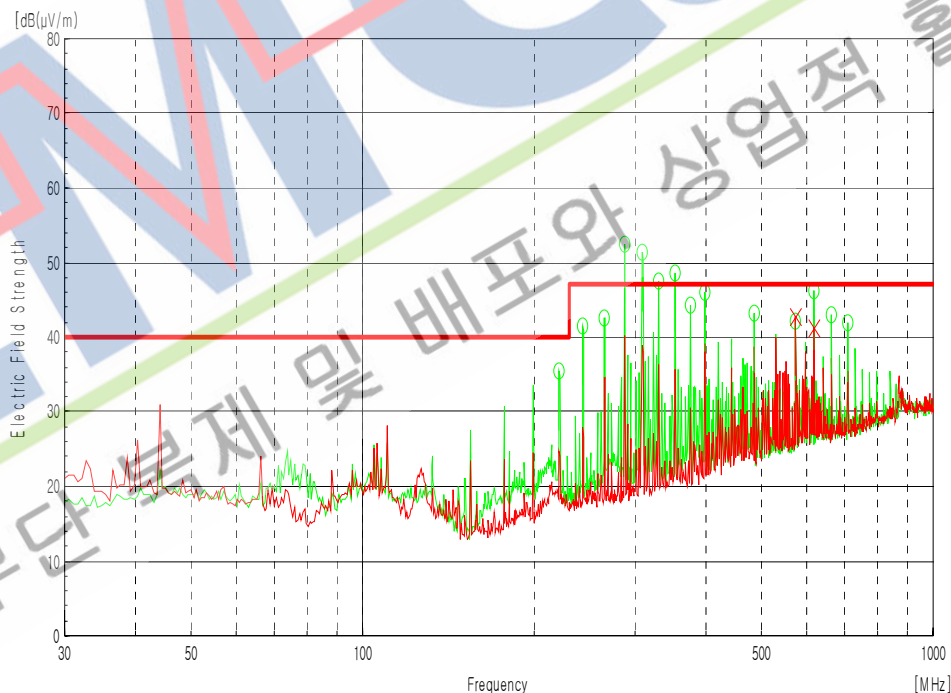


그림 7. 전자파 방사 노이즈 분포 그래프

4.2.1. 원인분석

위의 방사 노이즈 분포 특성을 보면 위에서 언급한 바와 같이 (200~400MHz대역)에서 주로 높은 신호레벨을 갖고 있는데 이는 주로 SD Clock과 같은 고조파 성분이 일정한

대역에 존재하고 있다고 볼 수 있다. 특히 이와 같은 Clock의 고조파 성분은 타켓측 양단에 필터회로를 구성하고 동시에 Power 입력측에는 π -형 필터를 출력측 전압이 2가지 이상으로 분주 시 그 부분에도 π -형 필터를 구성하는 것이 가장 이상적이다. 특히 Power는 패턴으로 지나면 안되며, Clock Line, Data Bus, Address Bus는 직선으로 최대한 짧게 라인을 구성하고 Signal Layer는 Copper를 채우면 안 된다. 또한 Ground와 Via는 일정한 간격으로 고르게 배치해야 하는데 이와 같은 조건들이 초기제품에는 적용되지 않아 나타난 현상이라고 판단한다.

5. EMC를 고려한 설계대책 결과

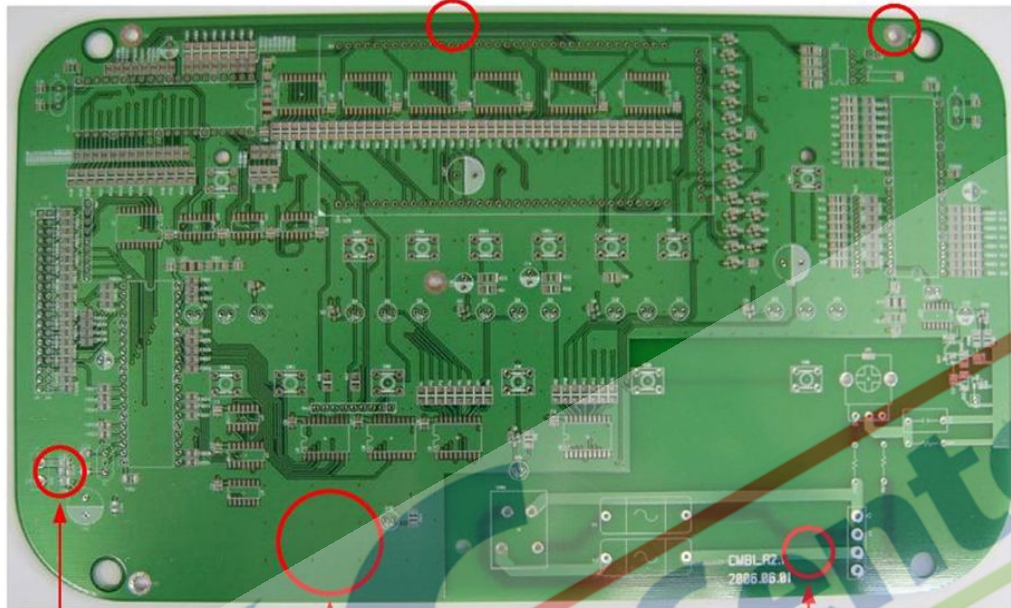
5.1 전자파 전도 및 방사 대책

아래의 그림 8에서 11에 나타낸 것처럼 작업을 한 결과 전도 및 방사성 노이즈는 아주 낮게 나타났다.

- PCB Stack-up 변경 (Power Plane을 Bottom으로 이동)
- PCB Board상의 배선을 Ground 경계에 trace가 없도록 안쪽으로 배치
- 뒷면 PCB와의 Ground 연결을 위한 구멍(hole) 구성
- 전원 연결부분에 π 형 필터를 추가
- AC, DC부품을 그룹화, 특히 AC부품을 최대한 오른쪽으로 이동

PCB상에 AC라인을 굵게 하고 다층 PCB상의 신호 흐름을 연결하는 Via를 일정한 간격으로 만든 결과 그림 12와 같은 낮은 전도성 노이즈 레벨과 그림 13과 같은 양호한 방사 노이즈 레벨을 얻을 수 있었다.

ground 경계에 trace가 없도록 안쪽으로 배선 PCB2와의 GND연결 hole 추가



전원 연결부분 π -형 필터 추가

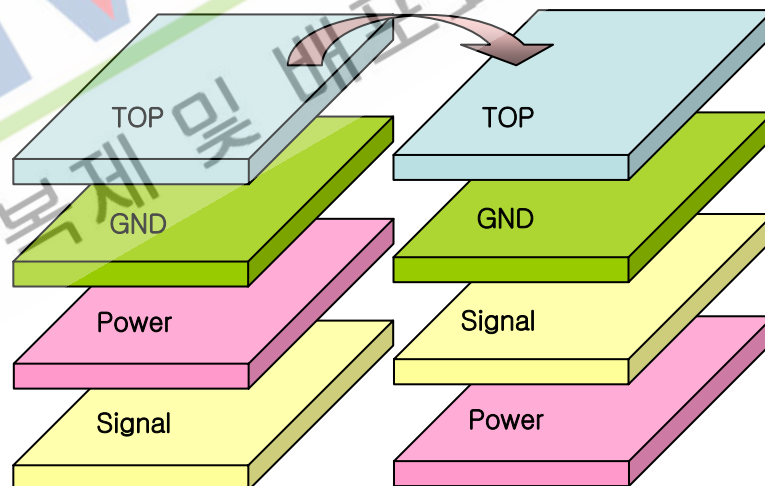


via 분포를 균일하게

AC 라인을 굵게

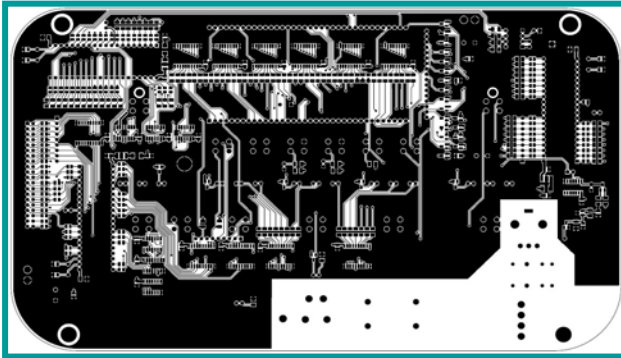
Power plane과 Bottom 교체
- Power : Layer-4
- Bottom : Layer-3

그림 8. 대책 후 Board 1

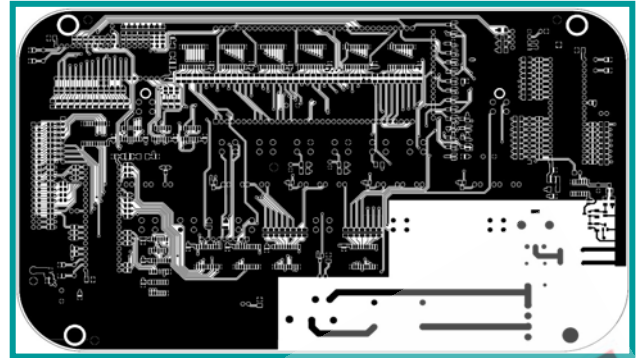


PCB Layer 변경

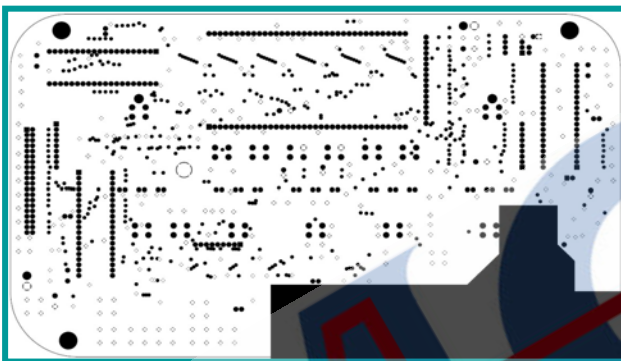
그림 9. 대책 후 Board 1의 PCB Stack-up 변경



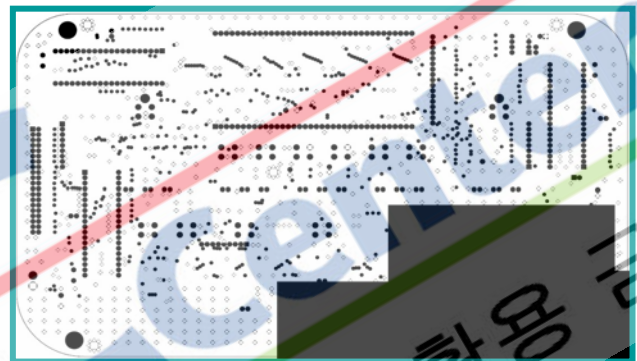
Top Layer 변경 전



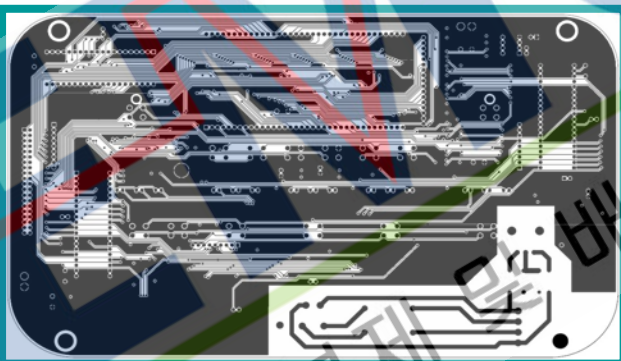
Top Layer 변경 후



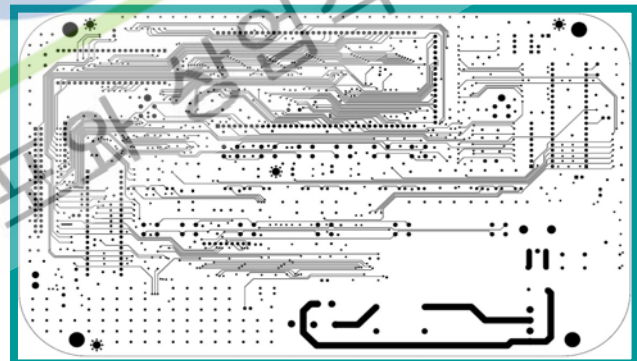
GND Layer 변경 전



GND Layer 변경 후



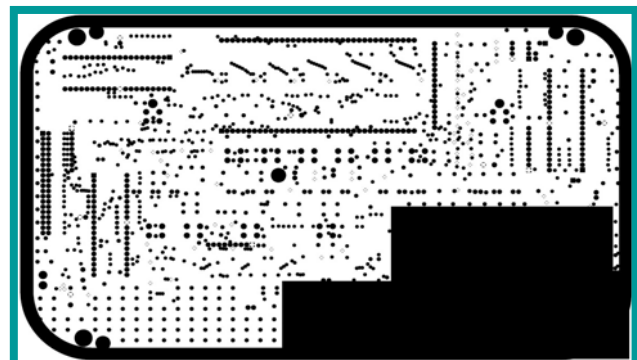
Bottom Layer 변경 전



S1 Layer 변경 후



Power Layer 변경 전



Power Layer 변경 후

그림 10. Board 1의 PCB Layer 변경 전, 후

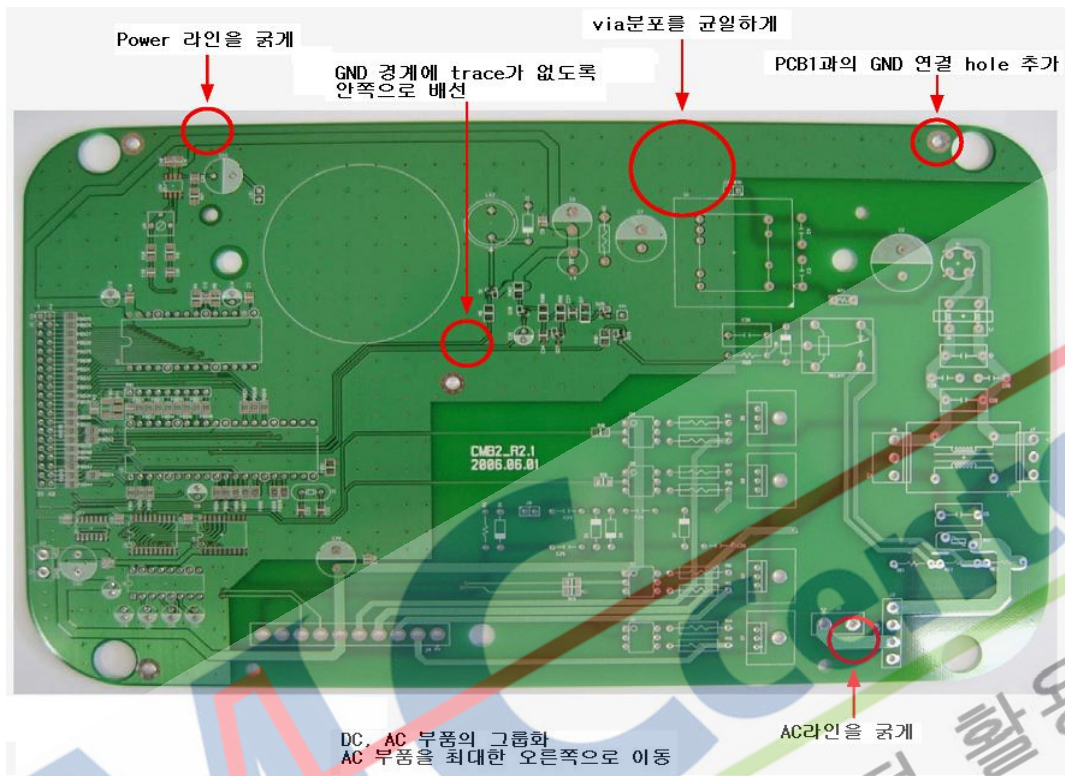


그림 11. 대책 후 Board 2

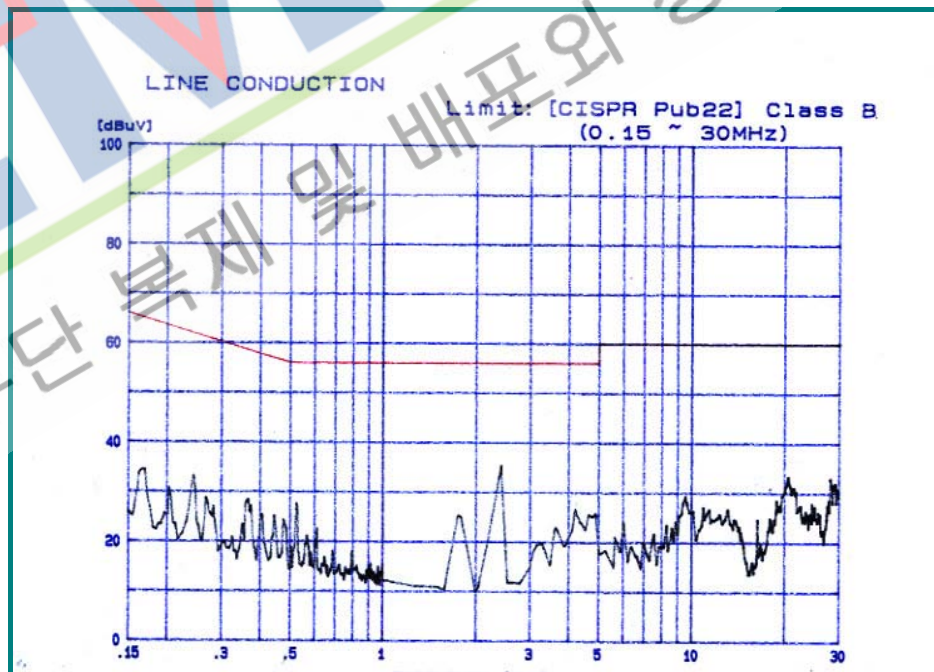


그림 12. 대책 후 전도성 노이즈 분포

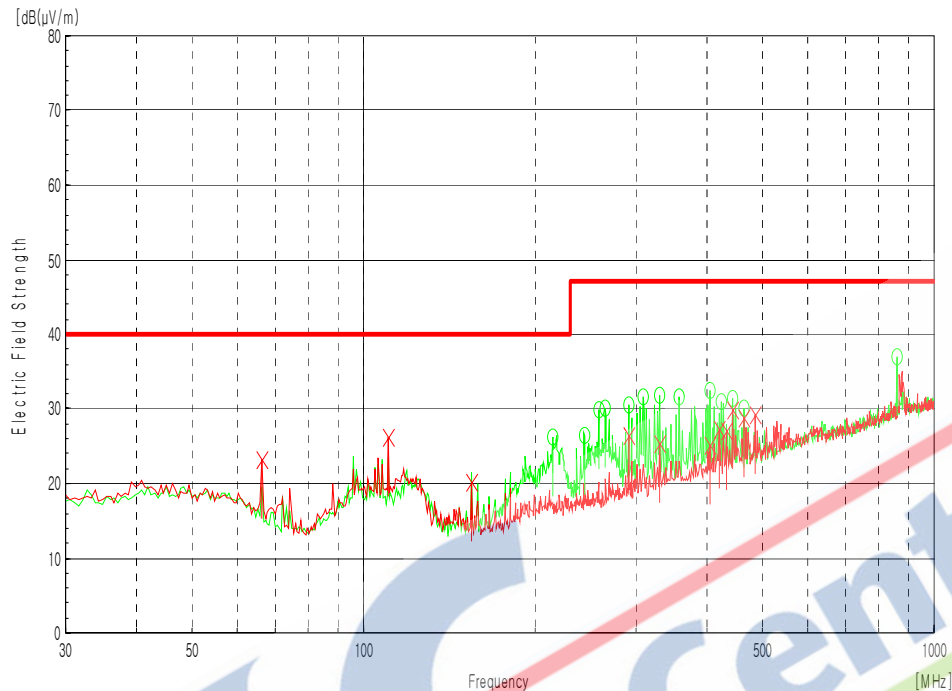


그림 13. 대책 후 방사성 노이즈 분포

6. 시험에 따른 설계·대책 측정결과 및 분석

위의 전반적인 대책 전, 후의 과정을 보면 다른 제품과 마찬가지로 의료기기에 대한 제품 역시 PCB 설계 단계에서 사전에 발생할 수 있는 노이즈의 경로를 사전에 차단할 수 있는 자료와 사례를 보고 특히 Power Plane을 Bottom으로 처리한 것과 같은 Layer의 변경 및 부품, 라인의 굵기변경 등이 주요한 노이즈를 감소시키는 요인으로 작용하였다. 그리고 EMI를 초래할 수 있는 Copper를 Top Layer상에서는 제거하고 Signal이 들어있는 Layer는 Copper를 최대한 덮었다. Via는 많이 만드는 것보다 균일하게 분포되어야 방사 노이즈를 줄일 수 있으므로 최대한 균일 분포하도록 적용하였고 기타 전원부에 적절한 필터를 구성함으로써 설계자가 EMC를 고려한 노하우를 얻을 수 있는 데이터가 되었으면 한다.

7. 설계·대책 Design Rule

위의 제품은 사용 목적이 보건 의료용 건강증진을 위한 것으로 모든 부품이 PCB기판에 위치해 있어, 개발단계에서 PCB Artwork을 설계 시 사전에 잡음량을 억제할 수 있는 파라미터 값들을 설정하고 특히 접지에 중점을 두고 디자인을 해야 할 것이다.



또한 5장에서 언급한 바와 같이 PCB Board상의 배선 배치, 적절한 필터사용과 AC, DC부품을 그룹화 함과 동시에 전원라인을 굵게 하여 전류흐름을 원활 하게 하도록 함으로써 노이즈를 경감시킬 수 있는 자체적인 Design Rule을 사전에 만들어야 한다.

8. 종합적인 기술지원 내용 분석

본 제품은 PCB Board상에서 노이즈를 제거할 수 있는 디자인이 필요하며, 위에서 언급한 바와 같이 Via의 균일 배치라든가 Line의 굵기, 접지 hole의 크기, 기타 Frame과 Signal board간의 Ground등과 같은 Artwork단계가 확실히 설계된 후에 적절한 부품값을 선정하여 삽입하도록 선과 후의 순위를 정하는 것이 중요하다 할 수 있겠다.

또 한가지는 사용자가 쉽게 확인할 수 있도록 표시등을 누름 버튼 마다 독립적으로 설계하지 말고 통합할 필요가 있다. 왜냐하면 시각적인 이미지도 향상시키고, 전자파적으로 방사량을 줄일 수 있는 효과가 있기 때문이다. 즉, 제품의 전면에 위치된 누름버튼 (좌온열, 우온열, 취침 등)에 상응한 온도표시(5분, 10분, 15분)를 각각 표시할 필요 없이 별도의 Display에서 누름버튼의 상태를 나타내면서 온도표시는 통합해서 나타나게 하면 좋겠다.

9. 향후 제품설계에 반영되어야 할 방향

위의 7장과 8장에서 언급한 사항처럼 사용자가 이용하기에 편리하도록 또한 시각적으로 편리하게 함과 동시에 인체에 미치는 전자파의 방사량을 최소화하는 이중, 삼중효과를 고려해야 할 것이다.