

• 지 자 기    측 정 기    회 로  
개 조 에    관 하 여

## 목 차

1. 서 론 .....	117
--------------	-----

2. 측정기의 개조 .....	118
------------------	-----

3. 결 론 .....	123
--------------	-----

지 자 기 측 정 기 회 로 개 조 에 관 하 여

통신 기 정	송	찬	복
통신 기 좌	김	신	호
전송 기 사 보	김	중	문
전송 기 원	김	중	철

## 1. 서 론

지자기의 교란은 일차적으로 태양활동에 의해서 이루어 진다.

태양 Corona의 팽창에 의해서 만들어진 태양풍이 항상 지구 자기권 밖으로 흐르고 있기 때문에 이것에 의한 전장(電場)이 전리층의 전류를 만들고 지상에서는 지자기의 교란으로 나타난다.

그러나 지구자장의 주요부분은 지구내부로부터 나오는 것으로 대부분의 값은 안정되어 있어 아무리 큰 교란이 있어도 주자장(主磁場)의 약 4% 이상은 거의 변화하지 않으며 주자장의 원인은 지구내부에서 흐르고 있는 도전성(導電性) 유체(流體)에 의한 발전작용(發電作用)의 결과로 생기는 것으로 판단되고 있다.

이와같이 태양활동에 의한 지자기의 변화로 전리층의 변화와 밀접한 관계가 있고 이는 전파전파(電波伝播)에 큰 영향을 줄 것으로 이의 변화상태를 계속 측정함은 전파전파 연구에 필요 불가결한 요소중의 하나이다.

이번 당소에 비치된 이 측정기의 부분 장애로 인하여 일부 회로를 개조하여 계속 측정에 임하고 있어 이에 대하여 간단히 기술하고자 한다.

## 2 . 측 정 기 의 개 조

이 지자기 측정기 ( Cesium digital Magneto meter ) 는 다음과 같이 크게 3 부분으로 나눌수 있다.

i ) Sensor 및 Sensor Electronics

ii ) Readout

iii.) Recorder

Sensor에서는 자장의 세기를 주파수로 바꾸어 주며 digital Counter의 Readout으로 보내진다.

여기서 3.499 Hz의 변화를 1 gamma의 변화로 바꾸어 gamma를 직접 Readout에서 나타내게 된다.

다시 이것을 D/A Converter를 거치면 BCD Code를 analog량으로 변화시켜 이를 Recorder에서 기록지에 기록을 하게 된다.

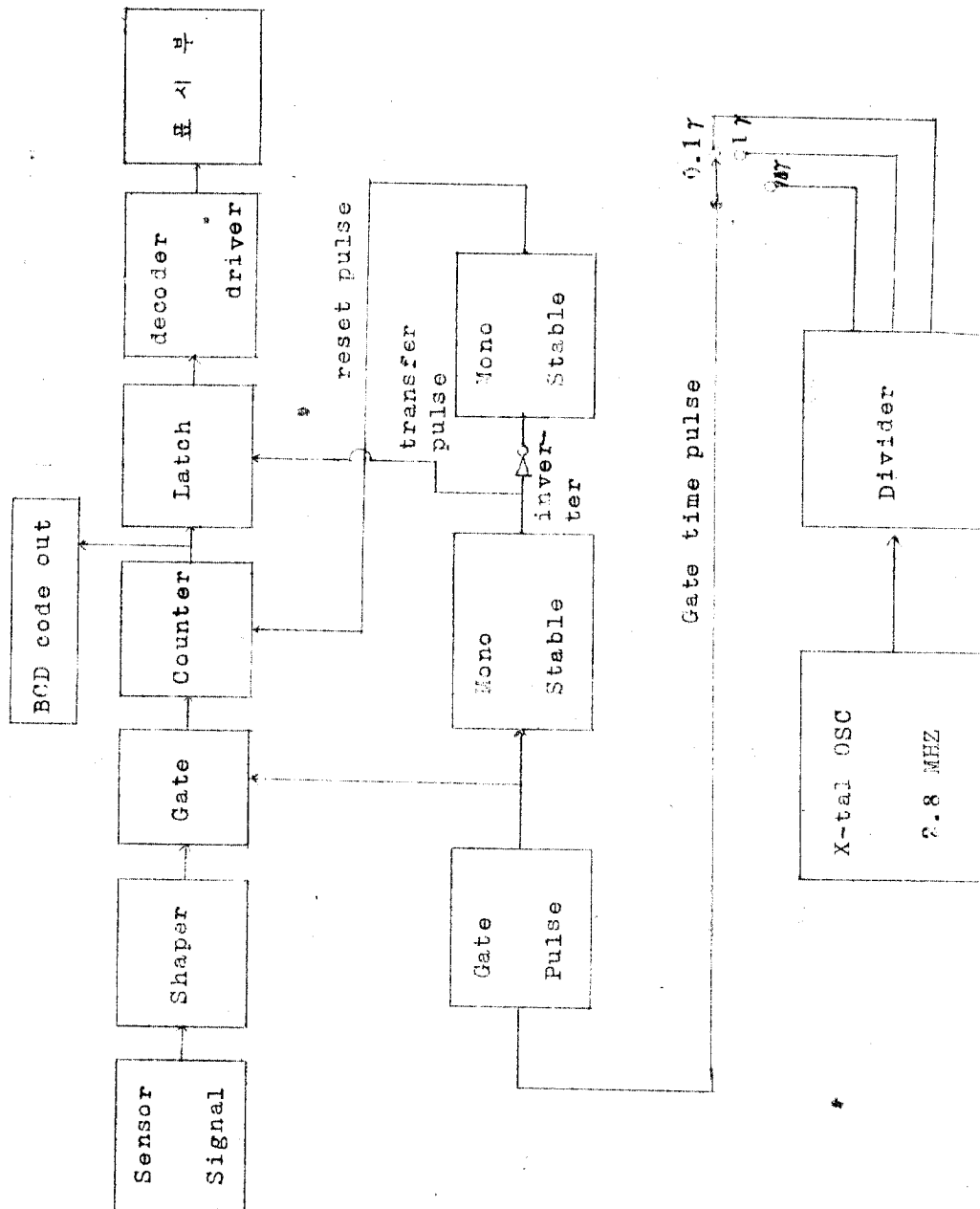
개조부분은 digital counter와 D/A converter로 구성된 Readout부분이다.

이 부분은 R T L ( Resister Transister Logic ) type의 IC로 구성되어 있으며 최근에는 새로운 많은 type의 IC의 개발로 그 생산이 중단 상태에 있기 때문에 국내 시장에서 구하기가 힘들게 되었다.

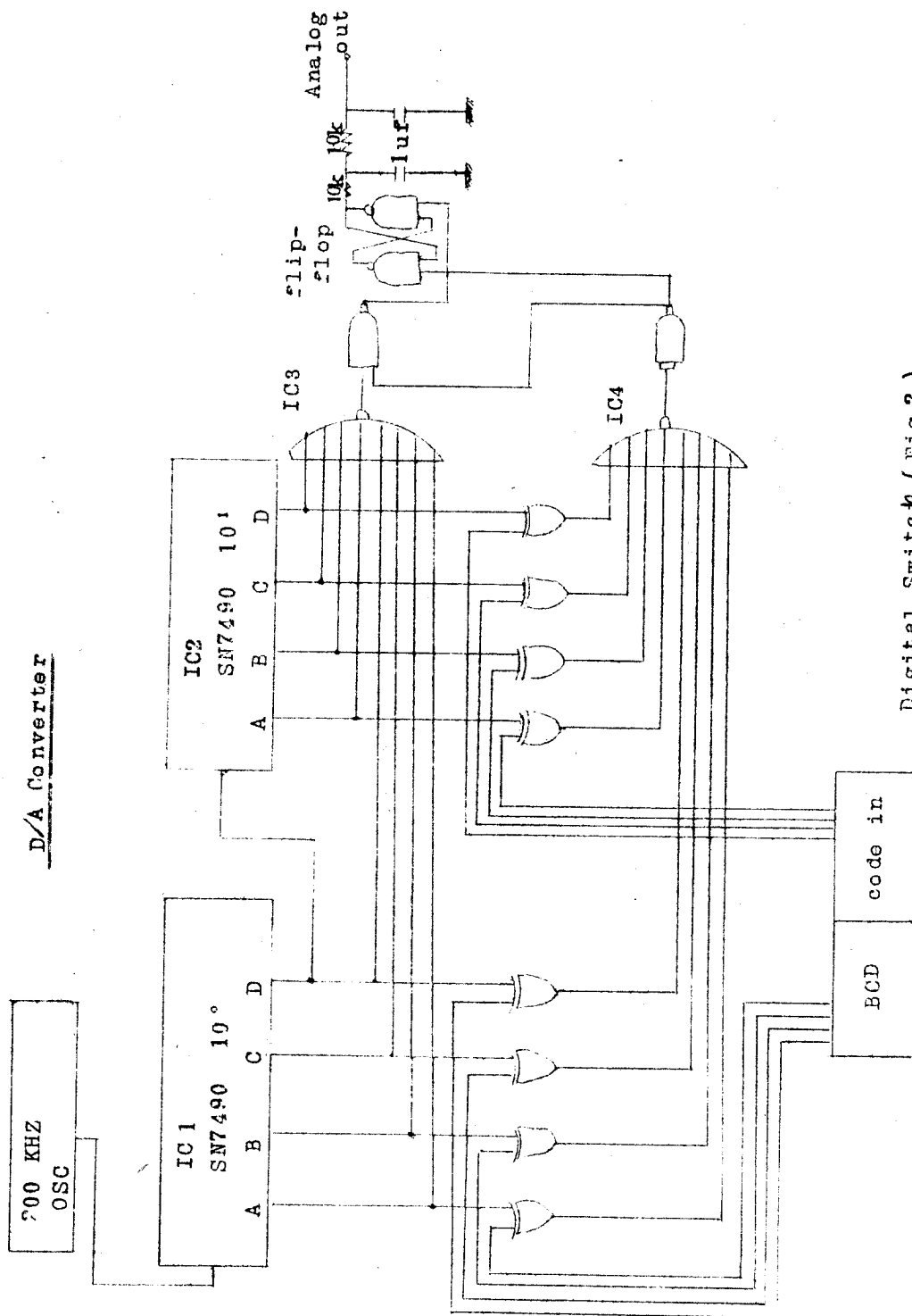
따라서 손쉽게 구할수 있는 TTL ( Transister Transister Logic)

type 의 IC 로 부분적인 장치의 개조를 하게 되었다.

개조부분의 Block diagram은 그림 1, 2와 같다.



<그림 1> Digital Counter



Digital Switch (Fig 2)

가. 회로에 대하여

### 1) 입력회로

Sensor에서 자장의 세기를 주파수로 바꾸어진 신호를 diode로 구성되어 있는 과입력 보호회로를 거쳐 Shaper에서 파형정형되어 TTL logic의 동작에 적당한 level을 얻는다.

2) gate time pulse 2.8 M Hz의 수정발진기를 이용하여 발진시킨다음 이를 divider로 분주하여 0.3499Hz, 3.499Hz, 34.99Hz의 신호를 발생시켜 각각 0.1r, 1r, 10r의 gate time Pulse로 사용하고 있다.

### 3) Reset Pulse와 Transfer Pulse

한번 gate를 통해온 신호를 카운트한 다음 Clear시켜 다음 Count할 준비를 하게 해주는 Reset Pulse와 count한 Data를 Latch에 기억 시킬수 있게 해주는 Transfer Pulse는 gate time Pulse를 trigger로 하여 MoNo-Stable에서 꺼내고 있다.

### 4) Count 및 display회로

Counter부에서 Count하면 그 출력을 B C D Code로 Latch부에 가해지고 Latch부에서는 Counter가 count를 끝냈으면 reset가 걸기전에 즉각 결과를 memory하고



decoder/driver부에서는 B C D Code를 7 segment code로 변환하고 Count한 주파수를 digital로 display시킨다.

#### 5) D/A CONVERTER 회로

NAND gate로 발진시킨 200K Hz를 SN 7490으로 카운트다운하고 그 B C D출력과 디지털 스위치에서 들어온 B C D Code를 비교한다. 그리고 카운트한 출력이 ZERO라는 것을 IC<sub>3</sub>의 NOR회로에서 검출하고 Count와 digital과 비교하여 같은 수일때 IC<sub>4</sub>의 NOR로 출력을 내서 이로써 flip-flop을 동작시켜 그 출력을 Filter에 걸면 digital양이 analog 양으로서 얻어진다.

### 3 . 결 론

D/A Converter용 IC를 사용하면 간단히 D/A Converter를 구성할 수 있으나 아직 국내시중에서는 구할수 없어 애로점이 있었으며 10진 Counter, exclusive OR gate, NOR gate, Nand gate에 의한 복잡한 회로 설계로 구성할 수 밖에 없었다.

그리고 타 측정기에 의한 비교 측정결과 주파수 안정도, 확도면에서 상당히 우수했으며 D/A Converter에 의한 직선성에 의해  $1 \sim 2$  gamma의 오차를 가져왔으나 D/A Converter용 IC가 국내시중에 판매되면 직선성이 좋은 D/A Converter로 개조할 예정이다.